

## 酸化膜破壊メカニズム研究の最新動向

株式会社ルネサスクオリティエンジニアリング  
電子部品・半導体評価センター

MOS 構造の半導体デバイスにおいては、薄いゲート絶縁膜（酸化膜）の破壊が故障メカニズムの主要な役割を占め続けている。膜質の改善が日々進むのに対して、膜厚がどんどんと薄くなっていくためである。現在の最先端プロセスでは、数 nm（千万分の 1 センチメートル）レベルの膜厚となっており、正に物理限界に近づいてきている。ゲート絶縁膜（SiO<sub>2</sub>）の Si-O 原子間距離が数 Å であるから、原子が 10 個ほど並んでいるに過ぎない。

絶縁膜の経時的な破壊現象（絶縁膜に電圧・電流ストレスを印加していると、ある時点でリーク電流が急増し破壊に至る）の最初の報告は、1979 年にインテルの D.L.Crook によりなされた。それ以降、今日に至るまで世界中で数多くの研究がなされ、寿命分布・温度依存性・電圧依存性が種々の構造の試料で種々の試験方法で検討されてきている。しかし、未だに酸化膜破壊のメカニズムが解明されたという段階には至っていない。本報告では、故障メカニズムに関して世界で最も権威のある IRPS(International Reliability Physics Symposium) の報告を中心に、酸化膜破壊に関する最新状況をまとめる。

研究者の間で意見が一致している内容を、まずはまとめてみよう。  
薄いゲート SiO<sub>2</sub> 膜が電圧・電流ストレスに曝されると、Si-O あるいは Si - Si 結合が切断されて欠陥が生成される。（電圧が効くのか、電流が効くのか、あるいは両方効くのかは後述のように依然として議論中）欠陥が生成されると、それを中継点としたリーク電流が発生し、ゲート SiO<sub>2</sub> 膜のリーク電流が増大する。このリーク電流は一般的に SILC(Stress Induced Leakage Current)と呼ばれ、フラッシュメモリ等の不揮発性メモリでの揮発不良を引き起こす。引き続くストレス印加で SiO<sub>2</sub> 膜中の欠陥はさらに増加し、欠陥間の距離がいたる所で接近していく。欠陥間距離がある値以下になると電子移動が極端に容易となる。かくて、濾紙の中を水が流れていくが如く、電極から電極まで SiO<sub>2</sub> 膜中に電流パスが形成されて破壊が発生することになる。この現象をシミュレートするモデルが Percolation Model であり、実際の評価データと一致した（寿命分布がワイブル分布にしたがう、面積増大で短時間側に並行シフト、膜厚減少に伴いワイブル分布の傾きが減少）シミュレーション結果が得られている。

(例えば、J.H.Stathis、J.Appl.Phys., vol86, pp5757 (1999))

Percolation Model に基づく電流パス(Percolation Path)が生成されても、必ずしも破壊に直結するわけではなく、完全な破壊 HBD(Hard BreakDown)に対してソフトな破壊 SBD(Soft BreakDown)と呼ばれる。膜厚が薄くなりストレス電圧が低くなると共にこの SBD の発生が顕著となるが、これは Percolation Path 生成時に流れる電流が小さいために、破壊の程度が抑えられて SBD となるものと考えられている。現にシリーズ抵抗等で電流を制限したストレス試験においては、SBD の発生確率が増大する。SBD 箇所は引き続くストレスで更に劣化が進行し、最終的に HBD に至る。この過程は PBD(Progressive BreakDown)と呼ばれ、シリーズ抵抗等による電流制限で同じように劣化が抑制される。(例えば、V.L.Lo 等、IEEE IRPS pp602 (2005))

実際の LSI 回路においては、薄いゲート酸化膜が電源に直接つながることはなく、必ず抵抗や容量が存在する。それゆえ、電源から直接的に電圧や電流をゲート酸化膜に印加する一般的な酸化膜評価方法は、通常使用条件を考えるとかなり厳しい試験といえる。薄いゲート酸化膜の信頼性は、上述の一般的な酸化膜評価結果から温度や電圧の加速性を考慮して推定されているので、実際の信頼性より低く推定されていることになる。この乖離を埋めるべく種々の評価・検討がなされている。

開発競争が極端に激しい半導体業界にあって、信頼性評価試験を何年にも亘って実施し、製品の良し悪しを決めているのでは立ち遅れる。ストレス時の温度や電圧/電流を上げる、所謂加速試験が重要となる。加速試験において製品の寿命分布や温度依存性/電圧(電流)依存性を確認して、製品の实用状態での信頼性を推定することになる。寿命分布は、対数正規分布/ワイブル分布という二つの説があるが、ワイブル分布に従うとする説の方が有力である。SBD も PBD もワイブル分布で表されるので、HBD は  $HBD=SBD+PBD$  であるゆえワイブル分布からは外れることになる。

(例えば、E.Wu 等、IEEE IRPS pp54 (2006))

温度依存性/電圧(電流)依存性に関しては破壊メカニズムと密接に関係している。破壊メカニズムに関しては、後述のように、大きくは 3 種類の説があり未だ決着していない。

破壊メカニズムであるが、破壊は三つのプロセスに分解可能である。温度と電圧(電流)ストレスにより、酸化膜中に欠陥が生成される。欠陥数の増大に伴って電流パスが生成され、ついには Percolation Path が生成されて SBD が発生する。Percolation Path は引き続くストレスで更に劣化し、リーク電流が増加していき終には HBD に至る。プロセス および に対する見解は上述の通

りであり、研究者間で大きな違いはない。 のプロセスに関して 3 種類のモデルが提案されており、それぞれが異なった電圧依存性を持つ。

Thermochemical 反応モデル：温度と電界により Si-Si ボンドが切断されて欠陥が生成されるとするモデルで、破壊に至る時間（寿命）の対数が電界に逆比例する。（例えば、J.W.Mcpherson 等、J.Appl.Phys., vol.84, pp1513 (1998)）

Anode Hole Injection モデル：陰極からの高エネルギー電子が陽極で衝突電離を起こし、発生したホールが酸化膜中に突入して欠陥を生成するというモデルで、寿命の対数が電圧の逆数に比例する。（例えば、I.C.Chen 等、Appl.Phys. Lett., vol.49, pp669 (1986)）

Multi-Vibrational Hydrogen Release モデル：Si-SiO<sub>2</sub> 界面の Si-H ボンドが切断され、自由となった水素が欠陥生成の原因であるとするモデルで、Si-H ボンドは酸化膜中を流れるキャリアとの複数回に亘る衝突で切断されると主張する。寿命の対数と電圧の対数がリニアな関係で表される。（例えば、G.Ribes 等、IEEE IRPS, pp377 (2005)）

上記のメカニズムが単独ではなく、複数組み合わせさせて発生しているという報告もある。（T.Pompl 等、IEEE IRPS, pp388 (2005)）

寿命の電圧依存性に関しては、ゲート酸化膜が薄膜化されて電圧が 5 V 以下の領域になると、寿命の対数と電圧の対数が直線で表されるという Power Model の報告が多い。べき係数に関してもほぼ同じ値が報告されており、PMOS のゲート負バイアスを除き 40 強という数字である。PMOS のゲート負バイアスに関しては、些か小さい 40 弱のべき係数が報告されている。

（例えば、K.Ohgata 等、IEEE IRPS, pp372 (2005)）

SBD と PBD(HBD)ではメカニズムが異なるわけであるが、電圧依存性は大きく変わらないという報告が多い。

寿命の温度依存性に関してはストレス電圧に伴って変化すると考えるのが一般的であり、電圧減少に伴って温度依存性が大きくなる。膜厚が数 nm 以下の薄膜では、低電圧のため従来よく用いられている活性化エネルギー（ $\sim 0.3\text{eV}$ ）よりかなり大きい  $0.7\sim 0.8\text{eV}$  という報告が多い。PBD(HBD)に比べて SBD の活性化エネルギーが電圧の影響を強く受け、T.Pompl 等はこれが Thermochemical 反応モデルで良く説明できると報告している。（IEEE IRPS, pp40 (2000)）

（注）本編は高知工科大学との共同研究により作成された資料です。